

Progettazione di circuiti integrati analogici

GRUPPO: MARCO PIOVESAN, MATTEO RIGO

HOMEWORK 1

Si vuole progettare uno specchio di corrente a PMOS usando la configurazione *cascode*. Il vincolo più stringente riguarda l'impedenza d'uscita, pertanto è opportuno partire proprio da questo ramo del circuito per dimensionare correttamente i due MOS d'uscita; per garantire un'impedenza d'uscita elevata si sceglie di ricorrere alla configurazione cascode di fig.d. Sapendo che $V_C = 2.6\text{ V}$ i due PMOS hanno a disposizione $|V_{DS_1} + V_{DS_2}| = V_{DD} - V_C = 3.3 - 2.6 = 700\text{ mV}$ per mantenere la saturazione, possiamo quindi ripartire in prima approssimazione la tensione in modo uguale su entrambi, assumendo un valore massimo di $|V_{DS_1}| = |V_{DS_2}| = 350\text{ mV}$.

Per rimanere in saturazione risulta $|V_{DS}| > |V_{OV}| = |V_{GS} - V_{th}|$ quindi $|V_{GS}| < |V_{DS} + V_{th}| = 1.05\text{ V}$. A questo punto si ha un valore indicativo per impostare la tensione di polarizzazione dei due PMOS, occorre convertire i valori di tensione rispetto al potenziale di massa dato che ora sono riferiti rispetto a V_{DD} . Risulta $V_{GS_1} = V_{DD} - V_{GS} = 3.3 - 1.05 = 2.25\text{ V}$ per il PMOS 1 e per il secondo si tiene conto della caduta del primo risultando $V_{GS_2} = V_{DD} - V_{DS_1} - V_{GS} = 3.3 - 0.35 - 1.05 = 1.9\text{ V}$.

Il prossimo passaggio ricava le dimensioni fisiche dei dispositivi per garantire le specifiche assegnate. In bassa frequenza ovvero trascurando i fenomeni capacitivi, questa risulta in prima approssimazione: $R_{OUT} = r_0 \cdot (1 + g'_m r_1)$ dove $g'_m = g_m + g_{msb} \cong 1.2 \cdot g_m$, inoltre ricordando la dipendenza dalla lunghezza di canale del MOS: $r_0 = \eta \cdot L \cdot I_D^{-1}$. Usando questa formula bisogna fare attenzione perché non compare esplicitamente una dipendenza da V_{DS} : dal funzionamento del MOS è noto che per bassi valori di V_{DS} un incremento significativo della lunghezza di canale L non comporta un miglioramento altrettanto importante in termini di r_0 ; per questo motivo si sceglie $L = 1\text{ }\mu\text{m}$ per tutti i MOS del circuito. Supponiamo per semplicità che le resistenze dei MOS siano uguali. Ora dato che i valori di: I_D , L e di V_{OV} sono fissati rimane da fissare W . Usando la formula $\frac{W}{L} = \frac{R_{out}^2 I_D^3}{1.44(\eta L)^4 2\mu C_{ox}}$ (vedi appendice) risulta una W di $54.4\text{ }\mu\text{m}$, tale valore fornisce una corrente $I_D = 51.78\text{ }\mu\text{A}$ e una resistenza $R_{OUT} \cong 15\text{ M}\Omega$. Moltiplicando per un fattore 10 la W si ottiene $I_D = 543.6\text{ }\mu\text{A}$ e $R_{OUT} \cong 1.3\text{ M}\Omega$. Con uno sweep in dimensioni si ottiene $W = 600\text{ }\mu\text{m}$ e una $R_{OUT} \cong 1.25\text{ M}\Omega$.

Generazione dei riferimenti di tensione: per garantire il corretto funzionamento del ramo d'uscita è necessario generare delle tensioni di polarizzazione che mantengono i PMOS nella zona di funzionamento voluta (saturazione). Per generare le tensioni si usano altri due rami distinti realizzati a PMOS secondo il circuito di fig.d; a sua volta siccome in ogni ramo di polarizzazione è presente un riferimento di corrente si è scelto di usare un ulteriore specchio a NMOS per imporre in questi due rami la corrente I_{REF} voluta. La scelta è fatta sulla configurazione più semplice di specchio che impiega un unico MOS per ramo e in questo modo si rispetta la specifica che consente l'uso di un solo riferimento di corrente. Si è scelto di usare un ramo distinto per l'NMOS chiuso a diodo per garantire un margine sufficiente di tensione V_{DS} sui rami con i PMOS di polarizzazione.

Per rispettare il vincolo sulla potenza si sfrutta l'uso di diversi fattori di forma nello specchio a NMOS, in questo modo si sceglie $I_{REF} = 60\text{ }\mu\text{A}$ ovvero si riduce di un fattore 10 la corrente nei rami di polarizzazione per un bilancio di potenza teorico pari a $P_{tot} = V_{DD} \cdot (I_{OUT} + 3 \cdot I_{REF}) = 3.3 \cdot (600 + 3 \cdot 60)\text{ }\mu = 2.574\text{ mW}$ e dalla simulazione risulta $I = 780.1\text{ }\mu\text{A}$, $P_{sim} \cong 2.574\text{ mW}$.

Per dimensionare i fattori di forma dei MOS dei rami di polarizzazione si ricorre alla formula: $V_{OV} = \sqrt{\frac{2}{\mu C_{ox}} \cdot \frac{L}{W} \cdot I_D}$ (trascurando gli effetti di canale corto) manipolata però per trovare $\frac{W}{L}$ in funzione della $V_{GS} = V_{OV} + V_{th}$ voluta, infatti, nei PMOS 3 e 5 chiusi in configurazione a diodo la $V_{GS} = V_{DS}$.

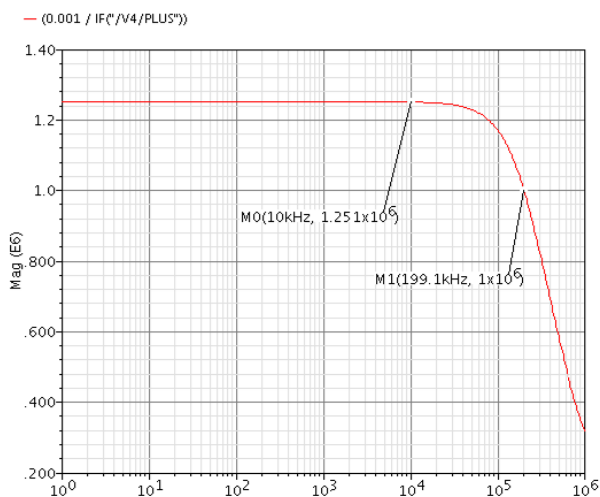
Simulazioni: grazie al simulatore si sono eseguiti degli sweep intorno ai valori di progetto di tensione e W come in fig.c, questo ha permesso di portarsi in condizioni molto vicine a quelle imposte dalle specifiche e di verificare che tutti i MOS si trovino in saturazione. È ben visibile in fig.b uno sweep della corrente d'uscita I_D in funzione della corrente di riferimento I_{REF} .

La corrente misurata al simulatore è di $I_D = 600.3 \mu A$ ovvero c'è un errore $\Delta I_D = +0.05\%$ rispetto alla specifica.

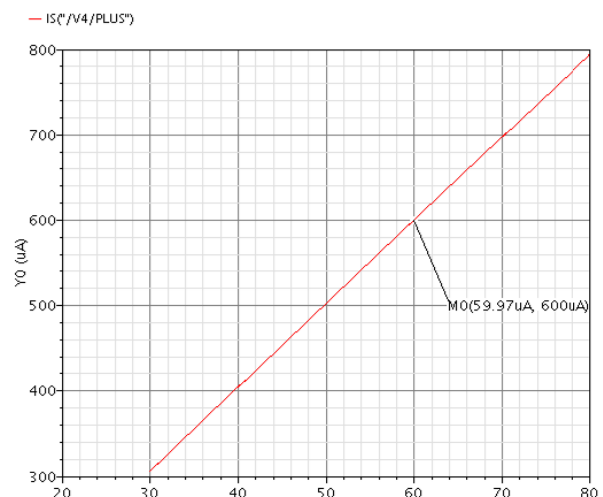
Di seguito si riassumono i valori di W dei MOS corretti attraverso la simulazione: $W_{PMOS1} = W_{PMOS2} = 600 \mu m$, $W_{PMOS3} = W_{PMOS4} = 62.5 \mu m$, $W_{PMOS5} = 8.4 \mu m$, $W_{NMOS1} = W_{NMOS2} = W_{NMOS3} = 0.5 \mu m$, tutti i MOS hanno $L = 1 \mu m$.

In alta frequenza si ha l'attraversamento della soglia di $1 M\Omega$ dell'impedenza d'uscita in corrispondenza a $f \cong 200 KHz$ mentre in bassa frequenza $R_{OUT} \cong 1.25 M\Omega$.

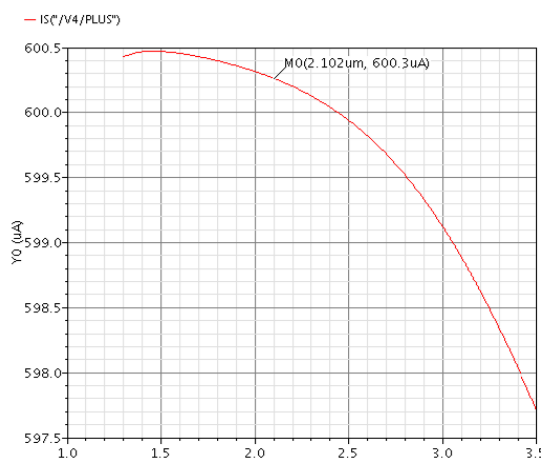
Infine la potenza assorbita complessivamente dal circuito vale $P_{sim} \cong 2.574 mW$.



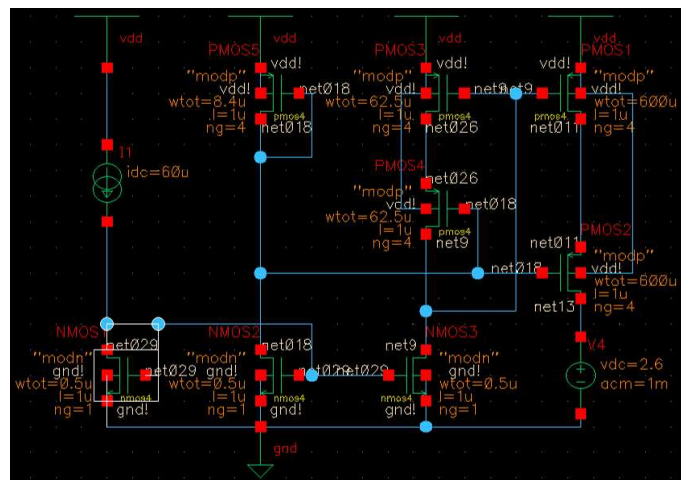
(a) $Z_{out}(f)$



(b) $I_D(I_{REF})$



(c) $I_D(W_{Pmos5})$



(d) Schema elettrico

Appendice:

punti di lavoro dei MOS (tutti i valori sono presi in modulo):

	PMOS1	PMOS2	PMOS3	PMOS4	PMOS5	NMOS1	NMOS2	NMOS3
$L[\mu\text{m}]$	1	1	1	1	1	1	1	1
$W[\mu\text{m}]$	600	600	62.5	62.5	8.4	0.5	0.5	0.5
$I_D[\mu\text{A}]$	600.3	600.3	60.06	60.06	59.78	60	59.78	60.06
$g_m[\text{mS}]$	5.346	5.383	0.544	0.553	0.189	0.055	0.055	0.055
$g_{mbs}[\text{mS}]$	1.401	1.151	0.142	0.119	0.048	0.014	0.014	0.014
$g_{moverid}[\text{S}]$	8.907	8.968	9.066	9.222	3.156	0.924	0.9	0.93
$V_{gs}[\text{mV}]$	920.1	996.7	920.1	995.3	1.324	2.271	2.271	2.271
$V_{ds}[\text{mV}]$	327.4	372.6	328.9	591.2	1.324	2.271	1.976	2.380
$V_{dsat}[\text{mV}]$	210.5	214.9	206.8	209.7	528	1124	1124	1124
$V_{th}[\text{mV}]$	728.4	806.9	732.4	811.1	753	500	500	500
$g_{ds}[\mu\text{S}]$	84.23	63.42	8.114	4.102	2.845	0.614	0.897	0.548
$r_0 = g_{ds}^{-1}[\text{K}\Omega]$	11.872	15.767	123.243	243.783	351.493	1628.66	1114.83	1824.82
$C_{gs}[\text{fF}]$	1588	1592	165	187	22	1.53	1.53	1.53
$C_{gd}[\text{fF}]$	138.1	129.1	14.16	12.1	1.462	0	0.1	0.09
$C_{jd}[\text{fF}]$	350.3	305.5	37.54	30.67	4.48	0.6	0.7	0.6
$C_{js}[\text{fF}]$	648.5	558	69.21	59.55	10.78	0.9	0.95	0.95

Vengono riportate le formule, con i relativi passaggi fondamentali, per ricavare i fattori di forma dei PMOS del ramo di uscita.

$$g_m = \sqrt{2\mu C_{ox} \frac{W}{L} I_D} \Rightarrow \frac{W}{L} = g_m^2 \frac{1}{2\mu C_{ox} I_D} \quad (1)$$

$$r_0 = \frac{\eta L}{I_D} \quad (2)$$

$$R_{out} \cong r_0^2 g_m 1.2 \Rightarrow g_m = \frac{R_{out}}{1.2 r_0^2} = \frac{R_{out} I_D^2}{1.2 (\eta L)^2} \quad (3)$$

Unendo le due espressioni precedenti (1) e (3) si ottiene

$$\frac{W}{L} = \frac{R_{out}^2 I_D^3}{1.44 (\eta L)^4 2\mu C_{ox}} \quad (4)$$

La formula usata per il calcolo di $\frac{W}{L}$, con MOS chiuso a diodo per ottenere una V_{DS} voluta (versione a canale lungo), è la seguente:

$$V_{OV} = \sqrt{\frac{2 \cdot I_D}{\mu \cdot C_{ox}} \cdot \frac{L}{W}} \Rightarrow \frac{W}{L} = \frac{2 \cdot I_D}{\mu \cdot C_{ox} \cdot V_{OV}^2} \quad (5)$$